

# HKASDL(Han-Kyong Advanced Semiconductor Device Lab.) 연구실 소개자료

발표자 : 권혁민



한경국립대학교



# 한경 차세대 반도체 소자 연구실(HKASDL)

## ◆ 한경 차세대 반도체 소자 연구실 (2공학관 415호)

- 지도교수: 권혁민
- 연락처: 031-670-5192
- 이메일: [hmkwon@hknu.ac.kr](mailto:hmkwon@hknu.ac.kr)



## ◆ 최근 주요 연구 분야

- 차세대 반도체 공정 및 소자 (Advanced Semiconductor Processes and Devices)
- 뉴로모픽 소자 (Neuromorphic (AI) Devices)
- III-V 족 기반의 화합물 반도체 공정 및 소자 (State-of-the-art InGaAs channel High-Electron-Mobility-Transistors (HEMTs) and AlGaIn/GaN High-Electron-Mobility-Transistors)

## ◆ 한경 차세대 반도체 소자 연구실의 강점

- 산업체 중심의 대학원 교과목 운영 예정임.
- 산업체에서 요구하는 반도체 공정, 소자, 설계 과목 수강 및 연구
- 우수한 논문 게재를 위한 최상의 지원

## ◆ 한경 차세대 반도체 소자 연구실 추구 목표

### 1) 최신 차세대 반도체 분야

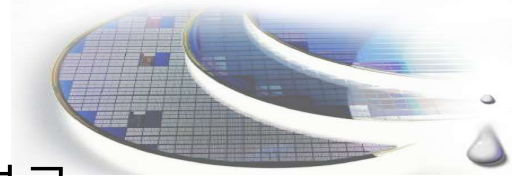
- 삼성전자, 하이닉스, QSI 등에서 필요로 하는 분야 연구
- 정부 출연연구소(ETRI, KIST, KETI, NNFC, KANC 등)와의 다양한 협력 연구기회를
- 반도체공정, 소자 개발, 설계, 분석 등 다양한 분야 연구

### 2) 산업체와 밀접한 관계 유지

- 비메모리 전문 반도체 기업인 SK 키파운드리(구 매그나칩)의 소자 개발 자문
- 산업체 웨이퍼로 실험 진행
- 개발된 공정 기술의 산업체 전수

### 3) 높은 국내외 저명도

- 국제 학술대회의 운영위원(Committee member)
- 국내 학회 Committee member



## ◆ 논문실적(최근 5년간, 2018~2023)

- Ki-Yong Shin, Ju-Won Shin, Walid Amir, Surajit Chakraborty, Jae-Phil Shim, Sang-Tae Lee, Hyunchul Jang, Chan-Soo Shin, **Hyuk-Min Kwon(교신저자)**, Tae-Woo Kim, "Effect of Trap Behavior on the Reliability Instability of Metamorphic Buffer in InAlAs/InGaAs MHEMT on GaAs", Materials, Vol. 16, 6138, Sep. 2023
- Surajit Chakraborty, Walid Amir, **Hyuk-Min Kwon(교신저자)**, Tae-Woo Kim, "New Methodology for Parasitic Resistance Extraction and Capacitance Correction in RF AlGaIn/GaN High Electron Mobility Transistors", Electronics, Vol. 12, 3044, Jul. 2023
- Walid Amir, Surajit Chakraborty, **Hyuk-Min Kwon(교신저자)**, Tae-Woo Kim, "Impact of Charge-Trapping Effects on Reliability Instability in Al<sub>x</sub>Ga<sub>1-x</sub>N/GaN High-Electron-Mobility Transistors with Various Al Compositions", Materials, Vol. 16, 4469, Jun. 2023
- Hyun-Jin Shin, Sunil Babu Eadi, Yeong-Jin An, Tae-Gyu Ryu, Do-woo Kim, Hi-Deok Lee, **Hyuk-Min Kwon(교신저자)**, "Effect of high-pressure D<sub>2</sub> and H<sub>2</sub> annealing on LFN properties in FD-SOI pTFET", Scientific reports, Vol. 12, 18516, Nov. 2022
- Hyun-Jin Shin, Sunil Babu Eadi, Seong-Hyun Kim, Tae-Gyu Ryu, Yeong-Jin An, Do-Woo Kim, Hi-Deok Lee, **Hyuk-Min Kwon(교신저자)**, "A study on dominant mechanism and analytical model of low-frequency noise in FD-SOI pTFET", IEEE Journal of the Electron Devices Society, Vol. 10, 679, Aug. 2022
- Hyun-Woong Choi, Ki-Woo Song, Seong-Hyun Kim, Kim Thanh Nguyen, Sunil Babu Eadi, **Hyuk-Min Kwon(교신저자)**, Hi-Deok Lee, "Zinc oxide and indium-gallium-zinc-oxide bi-layer synaptic device with highly linear long-term potentiation and depression characteristics", Scientific reports, Vol. 12, 1259, Jan. 2022
- **Hyuk-Min Kwon(주저자)**, Dae-Hyun Kim, and Tae-Woo Kim, "Instability in In<sub>0.7</sub>Ga<sub>0.3</sub>As Quantum-Well MOSFETs with Single-Layer Al<sub>2</sub>O<sub>3</sub> and Bi-Layer Al<sub>2</sub>O<sub>3</sub>/HfO<sub>2</sub> Gate Stacks Caused by Charge Trapping under Positive Bias Temperature (PBT) Stress", Electronics, Vol. 9, 2039, Dec. 2020
- **Hyuk-Min Kwon(주저자)**, Dae-Hyun Kim, and Tae-Woo Kim, "Impact of fast and slow transient charging effect on reliability instability in In<sub>0.7</sub>Ga<sub>0.3</sub>As quantum-well MOSFETs with high-κ dielectrics", Japanese Journal of Applied Physics, Vol. 59, 110903, Oct. 2020
- Hyun-Jin Shin, Hyun-Dong Song, Hyeong-Sub Song, Sunil Babu Eadi, Hyun-Woong Choi, Seong-Hyun Kim, Do-Woo Kim, Hi-Deok Lee, **Hyuk-Min Kwon(교신저자)**, "Correlation between low-frequency noise and interface traps of fully-depleted silicon-on-insulator tunneling FETs induced by hot carrier stress", Japanese Journal of Applied Physics, Vol. 59, 100903, Oct. 2020
- **Hyuk-Min Kwon(주저자)**, Dae-Hyun Kim, and Tae-Woo Kim, "Hot carrier instability associated with hot carrier injection and charge injection in In<sub>0.7</sub>Ga<sub>0.3</sub>As MOSFETs with high-κ stacks", Japanese Journal of Applied Physics, Vol. 58, 110906, Oct. 2019
- Jun-Gyu Kim, **Hyuk-Min Kwon(주저자)**, Dae-Hyun Kim, and Tae-Woo Kim, "Impact of an in situ atomic layer deposition TiN/high-κ stack onto In<sub>0.53</sub>Ga<sub>0.47</sub>As MOSCAPs on 300mm Si substrate", Japanese Journal of Applied Physics, Vol. 58, 040905, Mar. 2019
- **Hyuk-Min Kwon(주저자)**, Dae-Hyun Kim, and Tae-Woo Kim, "A comprehensive investigation of the bias temperature instability associated with charge trapping in In<sub>0.7</sub>Ga<sub>0.3</sub>As MOSFETs with various high-κ stacks", Japanese Journal of Applied Physics, Vol. 57, 100308, Sep. 2018
- **Hyuk-Min Kwon(주저자)**, Dae-Hyun Kim, and Tae-Woo Kim, "Relationship between effective mobility and border traps associated with charge trapping in In<sub>0.7</sub>Ga<sub>0.3</sub>As MOSFETs with various high-κ stacks", Appl. Phys. Express, Vol. 11, 034101, Jan. 2018

## ◆ 최근 수행중인 연구과제

- 차세대 고집적/고성능 뉴로모픽 시냅스 시스템 구현을 위한 플랫폼 개발 (한국연구재단, 2024.07.01~2026.12.31, 2.5억원)
- Neural Network의 구현을 위해서는 뉴로모픽 (Neuromorphic) 소자의 동작 및 열화 분석이 가능한 새로운 TEG 및 분석 기술 개발 (한국연구재단, 2022.03.01~2025.02.28, 0.9억원)
- 300 GHz 대역 InP HEMT/HBT 및 GaAs MHEMT의 전기적 성능개선을 위한 열화 인자 도출 및 신뢰성 개선 연구개발 (한국연구재단, 2022.04.20~2026.12.31, 2.9억원)
- 자성 콜로이드 실리카 세라믹 소재를 이용한 일체형 홀로그램 패턴 형상화 구현을 통해 인체 무해하고 환경친화적 PFOA free 다이캐스팅 금속주방용기의 3D 세라믹 코팅 장치 및 제품 기술 개발 (중소기업기술혁신개발사업, 2023.08.01~2027.07.16, 2.4억원)

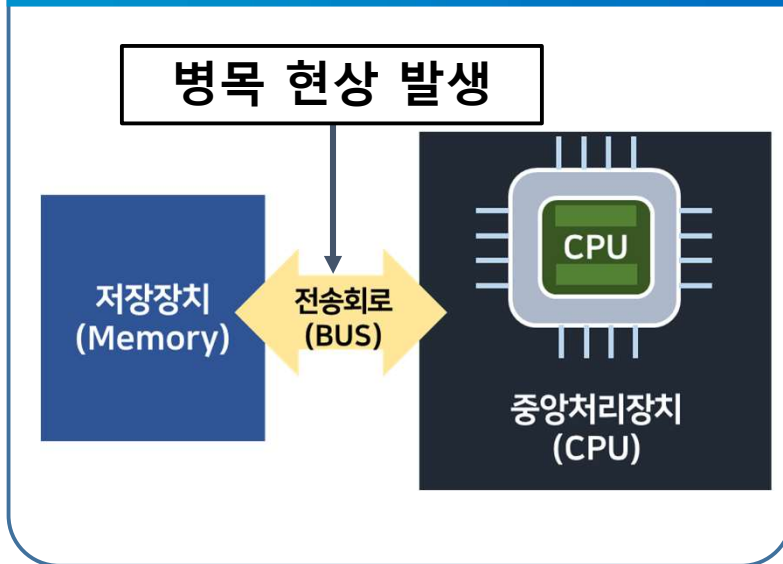


# 한경 차세대 반도체 소자 연구실 (HKASDL) 연구 분야

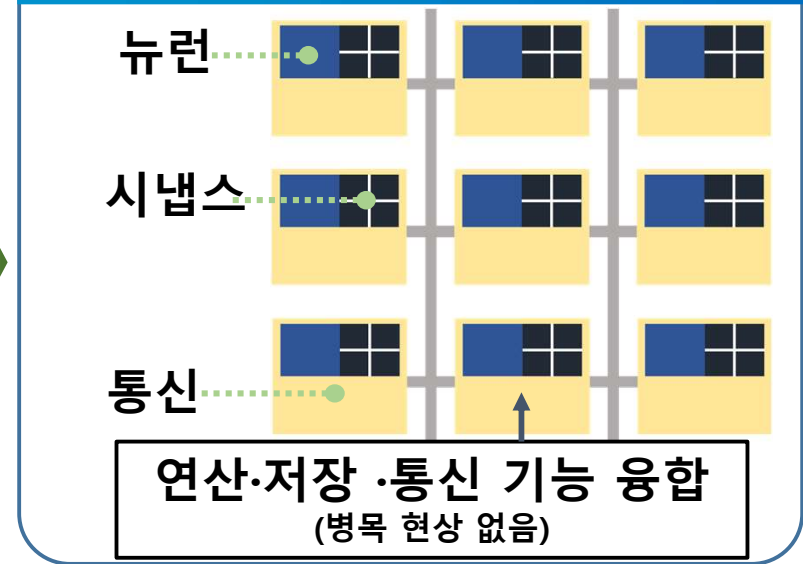
새로운  
아키텍처 요구

- 뉴로모픽 컴퓨팅 기술의 필요성
- 인간 뇌 뉴런-시냅스 구조를 모방하여, 기존 컴퓨팅 방식보다 성능이 뛰어난 뉴로모픽 컴퓨팅 구현

## 현재의 컴퓨터 칩



## 뉴로모픽 컴퓨팅



- 셀(저장·연산), 밴드위스(연결)
- 저장과 연산
- 각각의 반도체가 정해진 기능만 수행
- 직렬 (입출력을 한번에 하나씩)

구조  
강점  
기능

데이터 처리 방식

- 뉴런(신경 기능), 시냅스(신호 전달)
- 이미지와 소리 느끼고 패턴 인식
- 저장과 연산 등을 함께 처리
- 병렬 (다양한 데이터 입출력을 동시에)

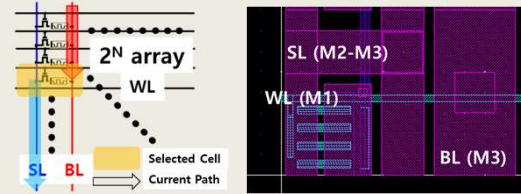
# 한경 차세대 반도체 소자 연구실 (HKASDL) 연구 분야

## 뉴로모픽 시스템 구현

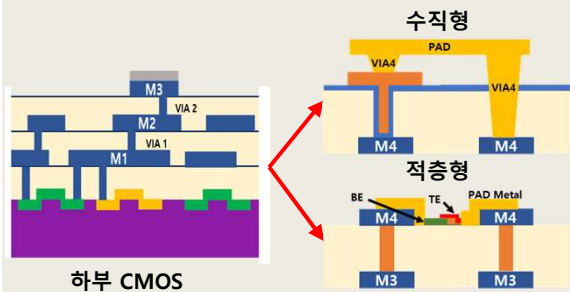
- 3세대 뉴로모픽 시스템 구현을 위한 집적화 공정의 필요성
- Si CMOS 기반 기술과 뉴로모픽 기술의 통합을 통해 8인치 Wafer 수준 내에서의 SNN향 뉴로모픽 시냅스 소자 구현

### CMOS 기술과의 호환성

- Conductance 정밀 제어  
→ CMOS 제어를 통한 Sneak path 최소화

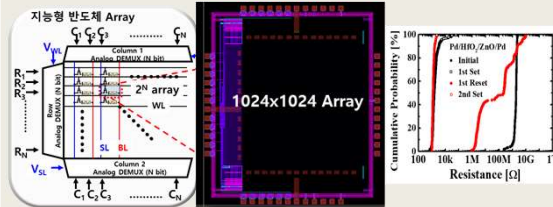


- Monolithic 3D 구현  
→ 하부 CMOS 위에 적층형 및 수직형 시냅스 소자의 고집적화

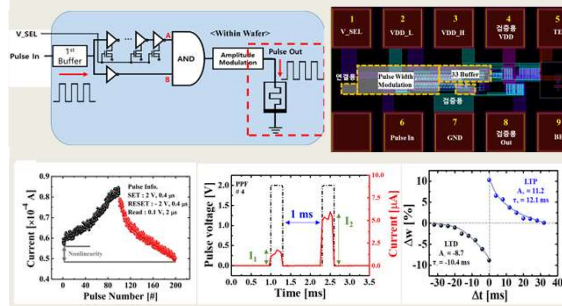


### TEG 플랫폼 개발

- 고효율 Array TEG 개발  
→ 수십~수백만개의 시냅스 소자가 집적화가 가능한 TEG 개발

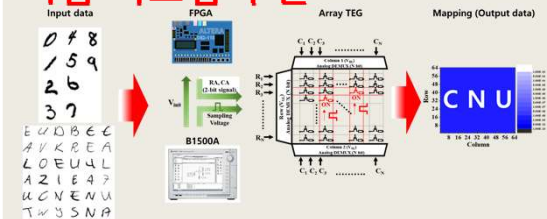


- Spiking Pulse TEG 개발  
→ 초고속 펄스입력 신호에 따른 Conductance 정밀도 TEG 개발

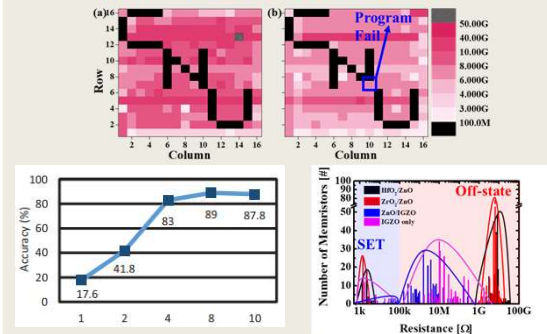


### SNN향 뉴로모픽 컴퓨팅 구현

- SNN기반 학습 시스템 개발  
→ 집적화된 Array 시냅스 소자 학습 시스템 구현



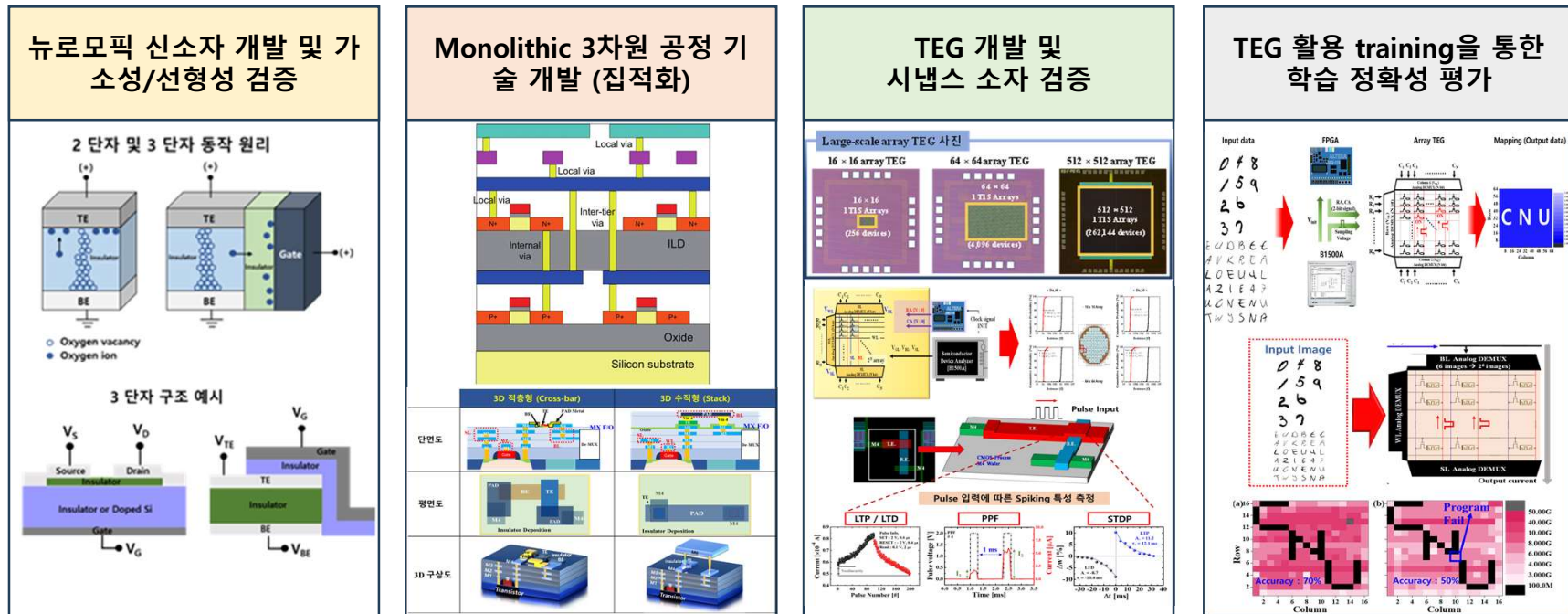
- 학습 시스템 성능 평가  
→ 집적화된 Array 시냅스 소자의 학습 시스템 성능 검증



# 한경 차세대 반도체 소자 연구실 (HKASDL) 연구 분야

## 연구 목표

- 인공지능 신경망 기술 확보를 위한 고집적/고성능 뉴로모픽 시냅스 시스템 구현을 위한 Monolithic 3차원 집적화 공정 기술 개발
- 집적된 8 " 웨이퍼 내에서의 뉴로모픽 시냅스 소자의 시냅스 가소성 평가 TEG 개발 및 실증/검증 평가



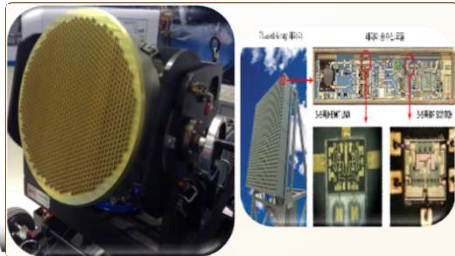
# 한경 차세대 반도체 소자 연구실 (HKASDL) 연구 분야

## 화합물반도체 요구

- 화합물반도체 기반 반도체 소자 및 TMIC 제작 기술은 위성 레이더, 양자암호, 미사일 등의 군수 응용 뿐만 아니라, 차세대 이동통신, 양자컴퓨팅, 레이더 등 다양한 민수분야에 응용 됨.

군수  
민수

### AESA/ Phased Array 레이더



### 군수용 무인체계 자동차/ mm-wave backhaul link



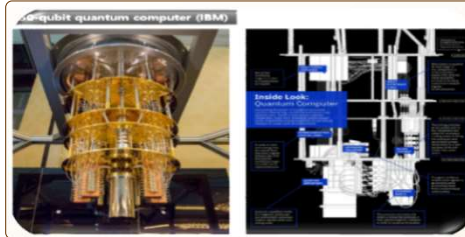
### 군수용 Missile Seeker Multifunction RF



### 5G 이동통신/ E-band 무선 Backhaul



### 양자컴퓨팅



### 기상레이더



군수  
민수

### 위성통신



### 선박용 레이더



### 차량용 레이더



# 한경 차세대 반도체 소자 연구실 (HKASDL) 연구 분야

## InP HEMT기반 TMIC

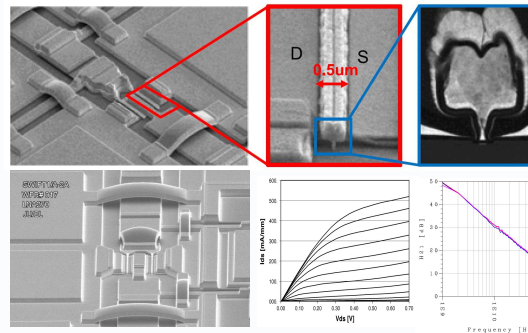
- InP HEMT기반 TMIC의 경우는 현재 미국 NGAS에서 선진 기술을 가지고 있음.
- gate length sub-50 nm 수준,  $f_T/f_{max}$  각각 400/600 GHz.

### Epitaxial Structure

$\text{In}_{0.6}\text{Ga}_{0.4}\text{As}$	$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$	N+ composite cap
$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$		barrier
$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$		Si doping plane
$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$		spacer
$\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$		Composite channel
$\text{In}_{0.75}\text{Ga}_{0.25}\text{As}$		
$\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$		
$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$		buffer

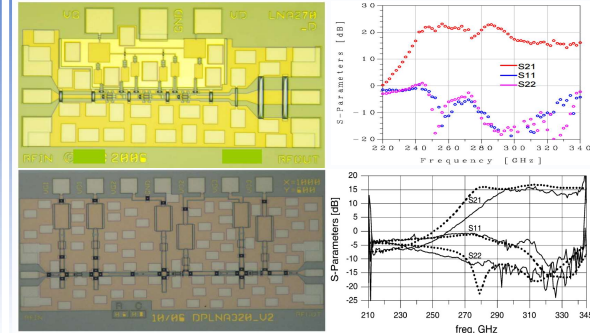
- $\text{In}_{0.75}\text{Ga}_{0.25}\text{As}$  QW channel
  - Multi-layer cap
  - $\mu_e$ : 12,000  $\text{cm}^2/\text{V}\cdot\text{s}$

### Technological Structure

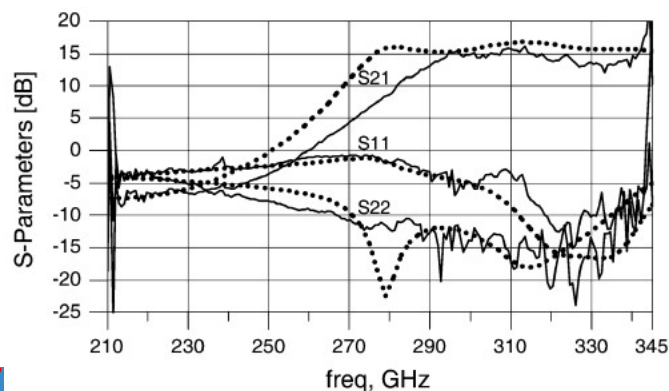


- Short- $L_g$ : Sub-50 nm T-gate
  - $g_{m\_max} = 1.6 \text{ mS/mm}$
  - $f_T = 400 \text{ GHz}$ ,  $f_{max} = 1.1 \text{ THz}$

### LNA TMIC



- $L_g = \text{Sub-50 nm InGaAs HEMT}$ 
  - 3-stage LNA design
  - Gain : 16 dB @ 300 GHz



### Current Status

- Gate Length : Sub-50 nm
- $g_m$  : 1.6 S/mm
- $f_T$  : 400 GHz
- $f_{max}$  : 1.1 THz
- Gain : 16 dB @ 300 GHz

선진사 제품  
분석을 통한  
연구목표  
기준 설정

# 한경 차세대 반도체 소자 연구실 (HKASDL) 연구 분야

## InP HBT기반 TMIC

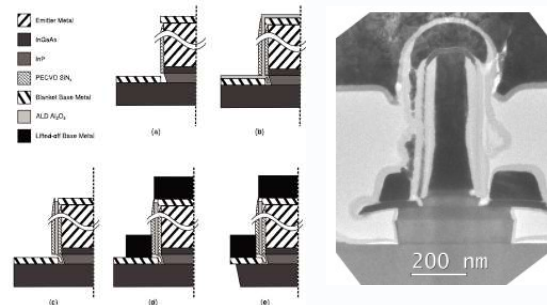
- InP HBT기반 TMIC의 경우는 현재 미국 Teledyne에서 선진 기술을 가지고 있음.
- emitter width 250 nm,  $f_T/f_{max}$  각각 400/500 GHz.

### Epitaxial Structure

T (nm)	Material	Doping ( $cm^{-3}$ )	Description
10	$In_{0.53}Ga_{0.47}As$	$8 \times 10^{19}$ : Si	Emitter Cap
15	InP	$5 \times 10^{19}$ : Si	Emitter
15	InP	$5 \times 10^{18}$ : Si	Emitter
20	$In_{0.5}Ga_{0.5}As$	$11-7 \times 10^{19}$ : C	Base
13.5	$In_{0.53}Ga_{0.47}As$	$5 \times 10^{16}$ : Si	Setback
16.5	InGaAs/InAlAs	$5 \times 10^{16}$ : Si	B-C Grade
3	InP	$3.6 \times 10^{18}$ : Si	Pulse Doping
67	InP	$5 \times 10^{16}$ : Si	Drift Collector
7.5	InP	$2 \times 10^{19}$ : Si	Sub-Collector
7.5	$In_{0.53}Ga_{0.47}As$	$4 \times 10^{19}$ : Si	Sub-Collector
300	InP	$1 \times 10^{19}$ : Si	Sub-Collector
3.5	$In_{0.53}Ga_{0.47}As$	NID	Etch Stop
$\approx 625k$	SI InP		Substrate

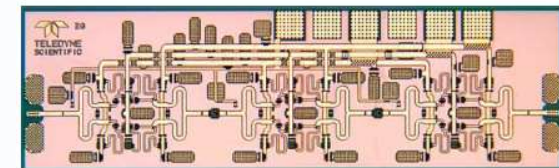
- InP/InGaAs/InP DHBT
- Base doping =  $11-7 \times 10^{19}$

### Technological Structure

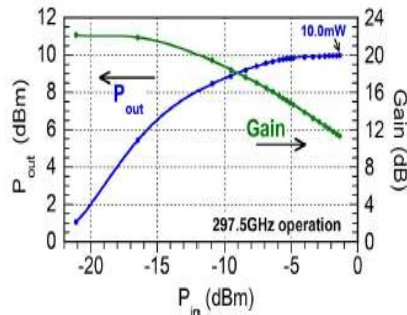
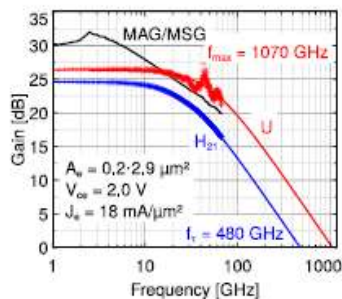


- Emitter width ( $W_e$ ) =  $\sim 200$  nm

### PA TMIC



- InP DHBT on InP substrate
- $W_e = 250$  nm
- $P_{out} = 6-10$  mW @ 300 GHz



### Current Status

- Emitter width = 200 nm
- $\beta = 15-20$
- $f_T/f_{max} = 480/1070$  GHz
- $P_{out} = 2-10$  dBm @ 300 GHz
- Gain = 10-12 dB @  $P_{sat}$

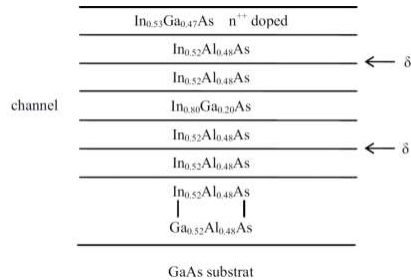
선진사 제품  
분석을 통한  
연구목표  
기준 설정

# 한경 차세대 반도체 소자 연구실 (HKASDL) 연구 분야

## GaAs 기반의 MHEMT

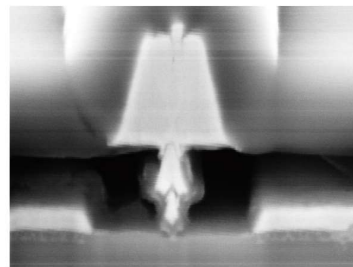
- GaAs MHEMT는 실제 소자로 동작하는 Active영역의 구성은 InP HEMT와 동일함.
- Channel층과 기판사이의 lattice mismatch에 의한 결함을 최소화 하기위한 metamorphic buffer층의 설계와 성장기술 개발이 연구임.

### Epitaxial Structure



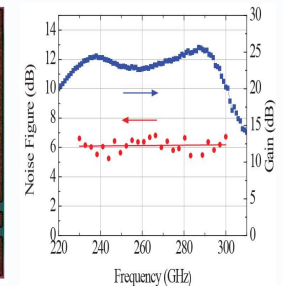
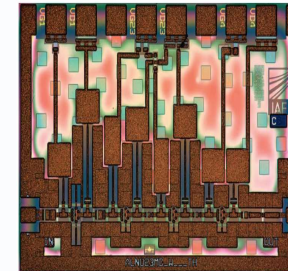
- In<sub>0.8</sub>Ga<sub>0.2</sub>As channel
- Double δ-doping
- $\mu_e = 11,800 \text{ cm}^2\text{V}^{-1}\text{S}^{-1}$

### Technological Structure

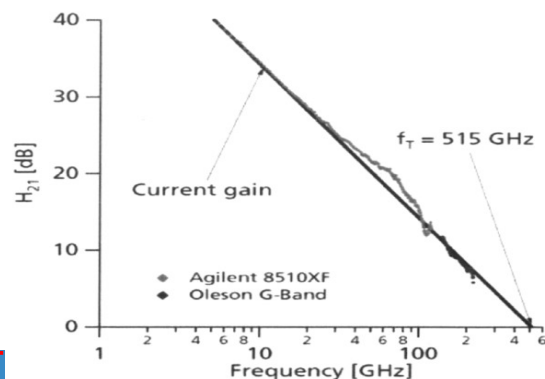


- Short-L<sub>g</sub> : L<sub>g</sub> = 35 nm
- L<sub>SD</sub> = 0.5 μm

### LNA TMIC



- InGaAs HEMT on GaAs substrate
- Gate length : 35 nm
- Gain : 20 dB @ 300 GHz



### Current Status

- Gate Length : 35 nm
- g<sub>m</sub> : 2.5 S/mm
- f<sub>T</sub> : 550 GHz
- f<sub>max</sub> : 900 GHz

선진사 제품  
분석을 통한  
연구목표  
기준 설정

감사합니다.

